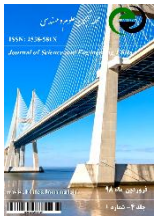
مجله نخبگان علوم و مهندسی

Journal of Science and Engineering Elites

جلد ۴- شماره ۱- سال ۱۳۹۸

www.ElitesJournal.ir



طراحی تمام جمع‌کننده تک‌بیتی برگشت‌پذیر جدید برای کاربردهای کوانتومی در تکنولوژی QCA

مریم شاویسی[1]*، ملیحه نوروزی[2]

۱- کارشناس ارشد الکترونیک (افزاره‌های میکرو و نانو الکترونیک)، دانشگاه صنعتی کرمانشاه

۲- کارشناس ارشد الکترونیک (مدار مجتمع)، دانشگاه صنعتی کرمانشاه

*Maryam.shavisi.91@gmail.com

ارسال: دی ماه ۹۷ پذیرش: فروردین ماه ۹۸

چکیده

در حال حاضر منطق برگشت‌پذیر به یک زمینه تحقیقاتی بسیار بااهمیت تبدیل‌شده است، هدف از طراحی مدارهای دیجیتال با استفاده از منطق برگشت‌پذیر کاهش پیچیدگی ساختار و دستیابی به مداری کارآمدتر می‌باشد. در این مقاله، ابتدا یک گیت برگشت‌پذیر ۴×۴ جدید (MMG1) پیشنهاد می‌شود که قابلیت پیاده‌سازی توابع اصلی منطقی را دارد، همچنین گیت MMG1 می‌تواند به‌عنوان تمام جمع کننده تک‌بیتی عمل کند. با توجه به اینکه تکنولوژی آتوماتای سلولی کوانتومی (QCA) امکان طراحی مدارهایی با ساعت و تراکم بالا را فراهم می‌کند، ساختار پیشنهادی در تکنولوژی QCA به‌صورت تک لایه پیاده‌سازی شده است. جهت بهبود پارامترهای اساسی طراحی QCA، تمام جمع کننده موردنظر به صورتی بهینه-سازی شده است که در نتیجه‌ی آن ٪ ۳۸/۹۶ تعداد سلول، ٪ ۴۰ تأخیر و ٪ ۵۲/۳۸ مساحت سطح اشغالی کاهش یابد. تحلیل و شبیه‌سازی تمامی ساختارهای پیشنهادی با استفاده از نرم‌افزار QCADesigner Ver 2. 0. 3 انجام گرفته است.

کلمات کلیدی: گیت برگشت‌پذیر، تمام جمع کننده، آتوماتی سلولی کوانتومی (QCA)

۱- مقدمه

استفاده از روش طراحی مدارهای برگشت‌پذیر راهی برای طراحی مدارهای دیجیتال امروزی است. لانداور در سال ۱۹۶۱، نشان داد که مدارهای متعارف که برگشت‌ناپذیر هستند، به علت از دست دادن اطلاعات در طول عملیات پردازش مقدار کمی انرژی مصرف می‌کنند. مقدار اتلاف انرژی برای هر بیت تقریباً KTLn2 است که K ثابت بولتزمن و T دمای محیط پردازش برحسب درجه کلوین است. بنابراین، بر اساس قانون آقای گردون مور، تعداد ترانزیستورهای روی تراشه‌ها هر ۱۸ ماه تقریباً دو برابر می‌شود و با ادامه این روند اتلاف انرژی بیشتر خواهد بود [۱]. پس‌ازآن در سال ۱۹۷۳، بنت نشان داد که اگر این مدارها با استفاده از دروازه‌های برگشت‌پذیر طراحی شوند، از دست دادن انرژی می‌تواند به حداقل برسد و یا حتی حذف شود [۲]. در محاسبات برگشت‌پذیر، بیت اطلاعات از بین نمی‌روند و در انرژی اتلافی صرفه‌جویی می‌شود. به‌منظور استفاده از مدارهای

برگشت‌پذیر باید از گیت‌های منطقی برگشت‌پذیر استفاده کرد، گیت‌های برگشت‌پذیر گیت‌هایی هستند که بین ورودی و خروجی‌های آن رابطه یک‌به‌یک وجود داشته باشد.

با توجه به مشکلات پیش‌روی تکنولوژی CMOS معمولی، راه‌حل‌های متفاوتی برای جایگزین کردن این تکنولوژی ارائه‌شده است. تکنولوژی آتواماتای سلولی کوانتومی (QCA) یکی از کارآمدترین جایگزین‌های معرفی برای طراحی مداراهای دیجیتالی در ابعاد نانو است. این تکنولوژی قادر به طراحی مدارهایی با ابعاد بسیار پایین، سرعت‌بالا و توان مصرفی کم است. در هر سلول QCA چهار دات کوانتومی و دو الکترون که می‌توانند آزادانه حرکت کنند، وجود دارد [۳]. در این مقاله ابتدا یک گیت برگشت‌پذیر ۴×۴ طراحی کرده‌ایم که می‌تواند به‌عنوان تمام جمع کننده تک‌بیتی نیز عمل کند، سپس ساختار پیشنهادشده با استفاده از تکنولوژی QCA موردبررسی قرارگرفته است، برای تحلیل ساختار پیشنهادی از نرم‌افزار QCADesigner 2. 0. 3 استفاده‌شده است.

در [۴] گیت برگشت‌پذیر HNG ارائه‌شده است که می‌تواند هفت عملیات منطقی و هشت عمل محاسباتی را انجام دهد. در این طراحی بر بهبود پارامترهای طراحی ازجمله هزینه کوانتومی، تعداد ورودی‌های ثابت، تعداد خروجی‌های اضافی، تعداد گیت‌های برگشت‌پذیر مورداستفاده و تأخیر تمرکز شده است. در [۵] تمام جمع کننده تک‌بیتی با استفاده از گیت‌های برگشت‌پذیر مختلف پیاده‌سازی شده است. در این مقاله نشان داده‌شده است که گیت‌های TSG و PG به ترتیب کمترین خروجی اضافی و تأخیر انتشار را دارند. در [۶] یک تمام جمع کننده تک‌بیتی برگشت‌پذیر برای کاربردهای کوانتومی ارائه‌شده است. این تمام جمع کننده به یک کلاک نیاز دارد و به‌عنوان یک گیت همه‌منظوره عمل می‌کند. در [۷] یک تمام جمع کننده در تکنولوژی QCA معرفی‌شده است. در این مقاله ابتدا یک گیت اکثریت جدید طراحی‌شده است که برای طراحی مدارهای مبتنی بر QCA مناسب است، از طرف دیگر پیچیدگی مدار نیاز کاهش داده‌شده است. در [۸] مبانی تکنولوژی QCA موردبحث قرارگرفته است، تمرکز این مقاله در طراحی مدارهای تمام جمع کننده کارآمدی با استفاده از حداقل تعداد سلول‌ها در منطق‌های برگشت‌پذیر و برگشت‌ناپذیر بوده است. همچنین، نشان داده‌شده است که طراحی برگشت‌پذیر پیچیده‌تر است و از این روش می‌توان برای طراحی مدارهای چند بیتی استفاده کرد. در [۹] طراحی تمام جمع کننده تک‌بیتی برگشت‌پذیر در تکنولوژی QCA ارائه‌شده است، برای طراحی این مدار از گیت‌های برگشت‌پذیر Fredkin و Toffoli استفاده‌شده است. تمام جمع کننده پیشنهادی در این مقاله دارای کمترین تعداد سلول و کلاک نسبت به کارهای پیش از خود بوده است. در [۱۰] یک تمام جمع کننده جدید باقابلیت تحمل‌پذیر خطا در تکنولوژی QCA معرفی‌شده است، در تمام جمع کننده پیشنهادی می‌توان با بررسی آرایه‌های دوبعدی از سلول‌های QCA خاصیت تحمل‌پذیری خطا را با حذف و یا جابجایی سلول‌ها تجزیه‌وتحلیل کرد. نتایج شبیه‌سازی و روابط فیزیکی مفید بودن تمام جمع کننده پیشنهادی را در طراحی مدارهای دیجیتالی مقاوم در برابر خطا اثبات کرده‌اند. در [۱۱] یک تمام جمع کننده بهبودیافته در تکنولوژی QCA پیشنهادشده است، در این مقاله نشان داده‌شده است که گیت‌های اکثریت ۵ ورودی موجود کارآمد نیستند و ساختارها به‌خوبی بهینه نشده‌اند. برای غلبه بر این موضوع، یک گیت جدید با کمترین پیچیدگی پیشنهادشده است که در مقایسه با طرح‌های قبلی، مساحت کمتری را مصرف می‌کند. برای ارزیابی کارآمدی گیت پیشنهادی، یک ساختار تمام جمع کننده تک‌بیتی برگشت‌پذیر ارائه‌شده است، ساختار پیشنهادی در یک‌لایه طراحی‌شده است و برای تغییرات در قابل‌توجهی در دما مقاوم هستند. نتایج نشان داده است که ساختار ارائه‌شده از تمام طرح‌های پیشین بهتر بوده و بهبود قابل‌ملاحظه‌ای درزمینهٔ مصرف توان، پیچیدگی مدار، اشغال سطح و تأخیر خروجی نشان داده است. ادامه مطالب ارائه‌شده در این مقاله به شرح زیر است:

در بخش۲ به معرفی گیت‌های برگشت‌پذیر و در بخش ۳ به معرفی تکنولوژی QCA پرداخته می‌شود. سپس در بخش ۴ گیت برگشت‌پذیر پیشنهادی در تکنولوژی QCA پیاده‌سازی شده است. در بخش ۵ عملکرد گیت پیشنهادی مورد ارزیابی قرارگرفته است و در پایان در بخش ۶ نتیجه کار انجام‌گرفته ارائه‌شده است.

۲- منطق برگشت‌پذیر

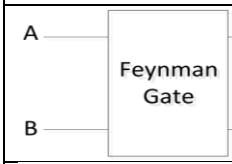
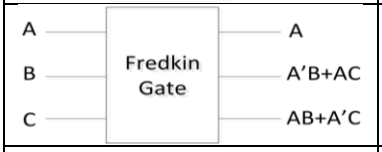
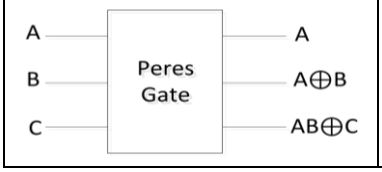
در منطق برگشت‌پذیر برخلاف منطق برگشت‌ناپذیر که می‌توانند n سیگنال ورودی داشته باشند و تنها یک خروجی تولید کنند، به ازای n سیگنال ورودی، n سیگنال خروجی تولید می‌شود، یعنی در منطق برگشت‌پذیر تعداد ورودی‌ها و خروجی‌ها یکسان است [۱۲]. چنین گیتی یک گیت برگشت‌پذیر n×n نامیده می‌شود. گیت برگشت‌پذیر Feynman، گیت برگشت‌پذیر Fredkin، گیت برگشت‌پذیر Toffoli و گیت برگشت‌پذیر Peres از اصلی‌ترین گیت‌های برگشت‌پذیر شناخته‌شده هستند که برای ایجاد مدارهای برگشت‌پذیر مورداستفاده قرار می‌گیرند، ویژگی‌های این گیت‌ها در جدول ۱ نشان داده‌شده است. معیارهای اساسی در ارزیابی عملکرد مدارهای برگشت‌پذیر به‌صورت زیر تعریف می‌شوند. هزینه کوانتومی (Quantum Cost): هزینه کوانتومی در یک مدار برگشت‌پذیر به‌صورت تعداد گیت‌های برگشت‌پذیر پایه ۱×۱ و ۲×۲ تعریف می‌شود. ورودی ثابت(Constant Input): تعداد ورودی‌های ۱ یا صفری که به گیت موردنظر اضافه می‌شود تا آن گیت به‌عنوان یک گیت برگشت‌پذیر معرفی شود، ورودی‌های ثابت آن گیت نامیده می‌شود. خروجی اضافی(Garbage Output): خروجی‌هایی ک در یک گیت برگشت‌پذیر بلااستفاده هستند و به‌عنوان ورودی در بخش‌های دیگر مدار استفاده نمی‌شوند، خروجی‌های اضافی هستند. تعداد گیت(Gate Count): تعداد کل گیت‌های برگشت‌پذیری که برای پیاده‌سازی ساختار موردنظر استفاده می‌شوند، در طراحی باید دقت شود که بتوان با تعداد گیت کمتری توابع منطقی را اجرا کرد. پیچیدگی مدار(Complexity Circuit): رابطه‌ی ایجادشده بر اساس تعداد گیت‌های EX-OR، AND و NOT برای پیچیدگی سخت‌افزاری مدار ارائه‌شده است[۱۳]. پیچیدگی کل مدار از مجموع تعداد گیت‌های ذکرشده محاسبه می‌شود.

α: تعداد گیت‌های EX-OR

β: تعداد گیت‌های AND

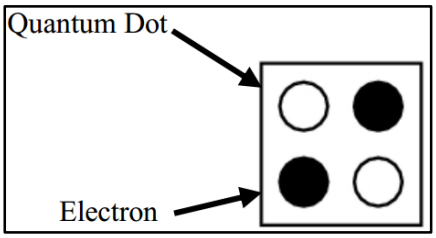
δ: تعداد گیت‌های NOT

جدول ۱- معرفی گیت‌های برگشت‌پذیر متداول [۱۴]

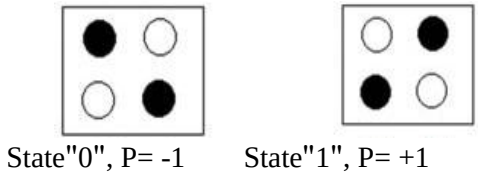
گیت برگشت‌پذیر	اندازه گیت	هزینه کوانتومی	کاربرد	شماتیک
Feynman(1985)	۲×۲	۱	XOR - Buffer	
Fredkin(1982)	۳×۳	۵	Controlled gate	
Toffoli(1980)	۳×۳	۵	Controlled Controlled gate - Buffer	
Peres(1985)	۳×۳	۴	Controlled Controlled NOT – Copying gate	

۳- تکنولوژی آتوماتای سلولی کوانتومی (QCA)

مطابق شکل ۱، هر سلول QCA با استفاده از چهار نقطه کوانتومی که در گوشه‌های یک مربع قرارگرفته‌اند، ساخته می‌شود. الکترون‌ها به دلیل دافعه متقابل الکترواستاتیکی تمایل دارند که در دورترین نقاط ممکن نسبت به هم قرار گیرند،به همین دلیل گوشه‌های سلول را اشغال می‌کنند. بنابراین، تنها دو حالت پایدار می‌تواند به وجود آید. از حالات ایجادشده می‌توان یکی را صفر منطقی و دیگری را یک منطقی نامید، یکی دیگر از حالات QCA قرارگیری سلول در حالتی است که هیچ قطبشی ندارد و این حالت NAULL نامیده می‌شود[۱۵].



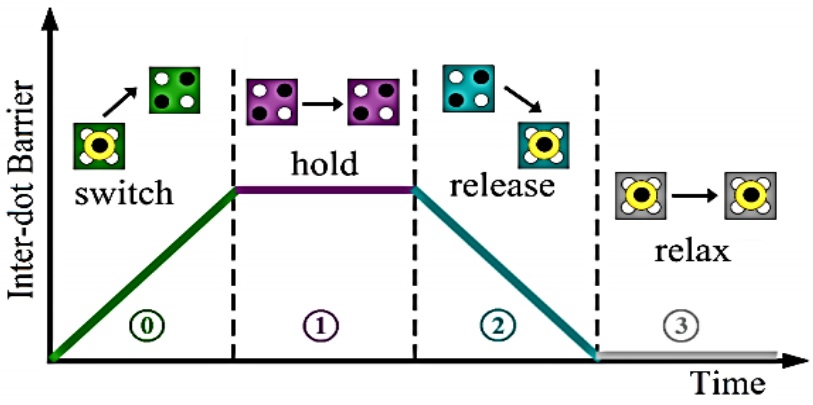
شکل ۱- سلول پایه QCA[۱۶]



شکل ۲- دوحالت پایدار قرارگیری الکترون‌ها در سلولQCA[۱۶]

۳-۱- کلاکینگ در QCA

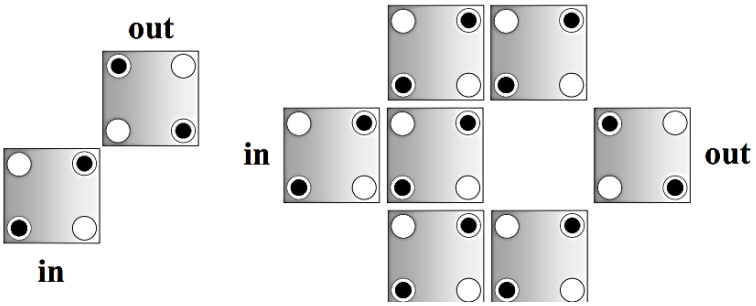
در مدارهای مبتنی بر QCA برای افزایش قابلیت کنترل‌پذیری از کلاک‌بندی استفاده می‌شود. در حالت پایه عمل‌های محاسباتی در QCA توسط کلاک یک‌بعدی و در چهار فاز صورت می‌گیرد. همان‌طور که در شکل ۳ نشان داده‌شده است، در هر مدار QCA چهار منطقه کلاکینگ وجود دارد که به‌صورت چهار فاز Switch و Hold و Release و Relax تعریف‌شده‌اند، هرکدام از این چهار فاز نسبت به هم ۹۰ درجه اختلاف دارند، در فاز Switch، مرزهای انرژی داخل نقطه به‌تدریج افزایش می‌یابند و الکترون‌های موجود در نقطه‌ها می‌توانند از سلول‌های مجاور که در فاز مشابه Switch و یا Hold قرار دارند، اثر بگیرند. در فاز Hold چون مرزهای انرژی زیاد شده‌اند، الکترون‌ها نمی‌توانند از الکترون‌های سلول‌های مجاور تأثیر بپذیرند، در فاز Release نیروی مانع شونده بین نقاط کاهش می‌یابد و الکترون‌ها به‌تدریج آزاد می‌شوند، در فاز Relax سلول هیچ قطبیتی ندارد و الکترون‌ها می‌توانند کاملاً آزادانه در داخل سلول حرکت کنند [۱۵].



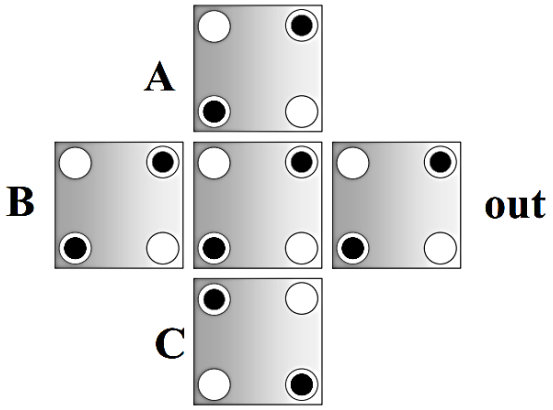
شکل ۳ - نواحی مختلف کلاکینگ در QCA [۱۲]

۳-۲- گیت‌های منطقی اصلی در QCA

با توجه به اینکه توابع مختلف در منطق دیجیتال با استفاده از گیت‌های پایه قابل پیاده‌سازی هستند، در این بخش نیز به بررسی چگونگی پیاده‌سازی گیتNOT، گیت اکثریت ، گیت AND و گیتOR به‌عنوان عناصر پایه در تکنولوژی QCA پرداخته می‌شود. در QCA برای ایجاد گیت معکوس کننده طراحی‌های متفاوتی پیشنهادشده است، بر اساس شکل ۴ باید دو سلول به‌صورت اریب در مجاورت یکدیگر قرار گیرند، در این حالت سلول دوم می‌تواند مقدار معکوس شده سلول اول را داشته باشد. در ساختار دوم اگر سیگنال ورودی از سمت چپ روی سیم باینری بیاید و در دوسمت موازی منشعب شود، چون سیم ورودی به‌اندازه یک سلول آن‌طرف‌تر از ابتدای سیم‌های آفست منشعب شده است . به دلیل تسلط تراکنش‌های عمودی و افقی و برهم‌کنش قطری سیگنال ورودی معکوس می‌گردد[۱۷] .



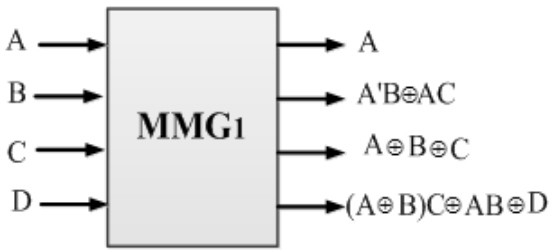
شکل ۴ - گیت معکوس کننده در QCA



شکل ۵ - گیت اکثریت در QCA

۴- پیاده‌سازی تمام جمع کننده برگشت‌پذیر

طراحی تمام جمع کننده با استفاده از منطق برگشت‌پذیر در مقالات مختلفی موردمطالعه قرارگرفته است[۱۸-۲۰]. در حالت کلی برای ایجاد یک تمام جمع کننده تک‌بیتی می‌توان از یک گیت برگشت‌پذیر با حداقل یک ورودی ثابت و دو خروجی اضافی استفاده کرد. در این مقاله گیت برگشت‌پذیر پیشنهادشده به‌صورت شکل ۶ دارای ۴ ورودی و ۴ خروجی می‌باشد، رابطه‌ی بین ورودی‌ها و خروجی‌های این گیت در روابط ۱-۴ ارائه‌شده است.



شکل ۶ - بلوک دیاگرام گیت برگشت‌پذیر پیشنهادی

جدول۲ - جدول درستی گیت برگشت‌پذیر پیشنهادی

A	B	C	D	P	Q	R	S
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	1
0	1	0	0	0	1	1	0
0	1	0	1	0	1	1	1
0	1	1	0	0	1	0	1
0	1	1	1	0	1	0	0
1	0	0	0	1	0	1	0
1	0	0	1	1	0	1	1
1	0	1	0	1	1	0	1
1	0	1	1	1	1	0	0
1	1	0	0	1	0	0	1
1	1	0	1	1	0	0	0
1	1	1	0	1	1	1	1
1	1	1	1	1	1	1	0

$$P = A \quad (۱)$$

$$Q = A'B \oplus AC \quad (۲)$$

$$R = A \oplus B \oplus C \quad (۳)$$

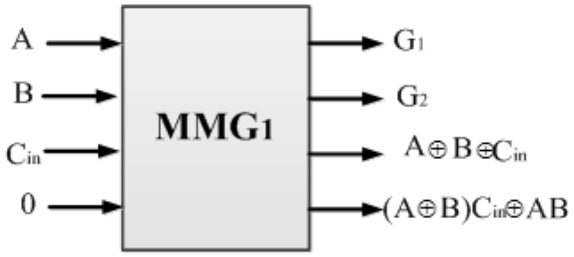
$$S = (A \oplus B)C \oplus AB \oplus D \quad (۴)$$

بر اساس جدول ۳، اگر ورودی‌ها به‌صورت نشان داده‌شده اعمال گردند، آنگاه این گیت قادر خواهد بود که هفت تابع اصلی منطقی را ایجاد کند.

جدول ۳ - اجرای توابع اصلی بولی با استفاده از گیت برگشت‌پذیر پیشنهادشده

Logic gate	The inputs required
1. NOT	(A,1,0,0)
2. AND	(A,B,0,0)
3. NAND	(A□,B□,1,0)
4. OR	(A,B,1,0)
5. NOR	(A,B□,0,0)
6. Ex-OR	(A,B,0,0)
7. Ex-NOR	(A, B□,0,0)

این گیت برای اینکه بتواند به‌عنوان تمام جمع کننده عمل کند باید ورودی چهارم آن صفر اعمال گردد.



شکل ۷ - بلوک دیاگرام تمام جمع کننده برگشت‌پذیر پیشنهادی

$$P = G_1 \quad (۵)$$

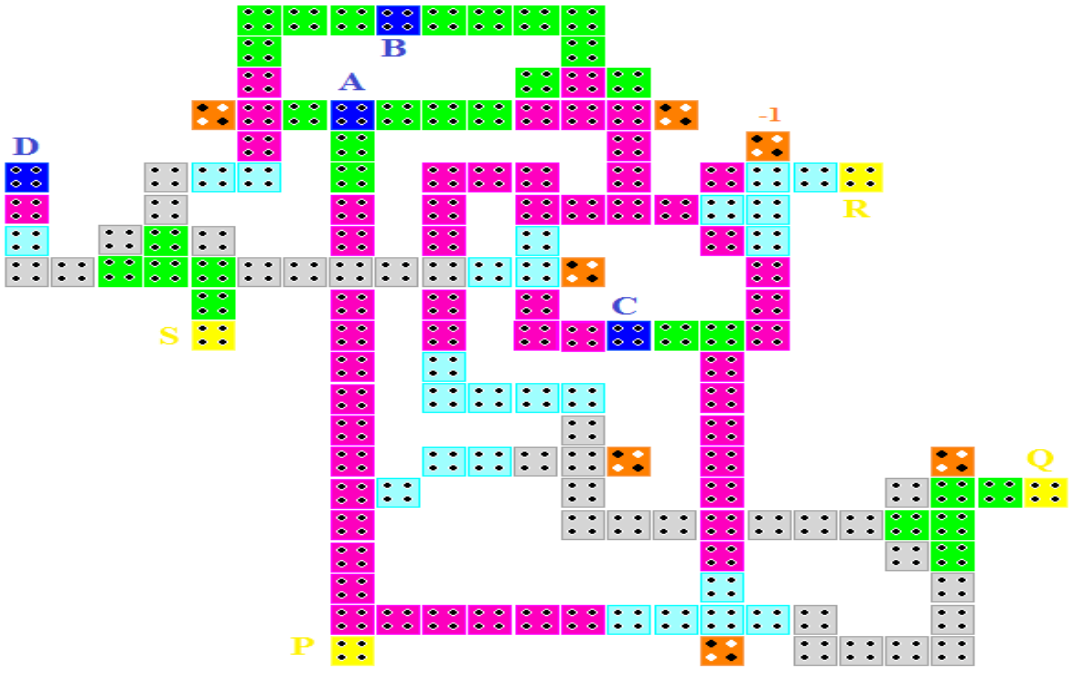
$$Q = G_2 \quad (۶)$$

$$R = SUM = A \oplus B \oplus C \quad (۷)$$

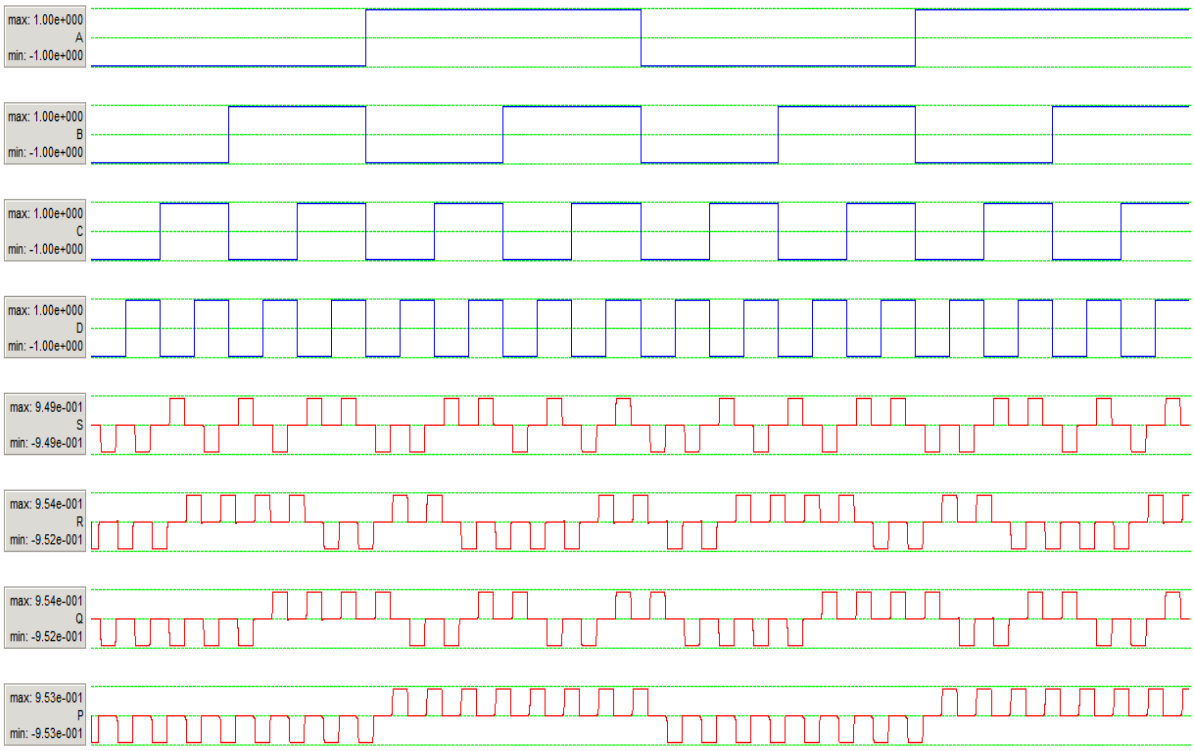
$$S = C_{OUT} = (A \oplus B)C \oplus AB \quad (۸)$$

۵- شبیه‌سازی و تحلیل نتایج

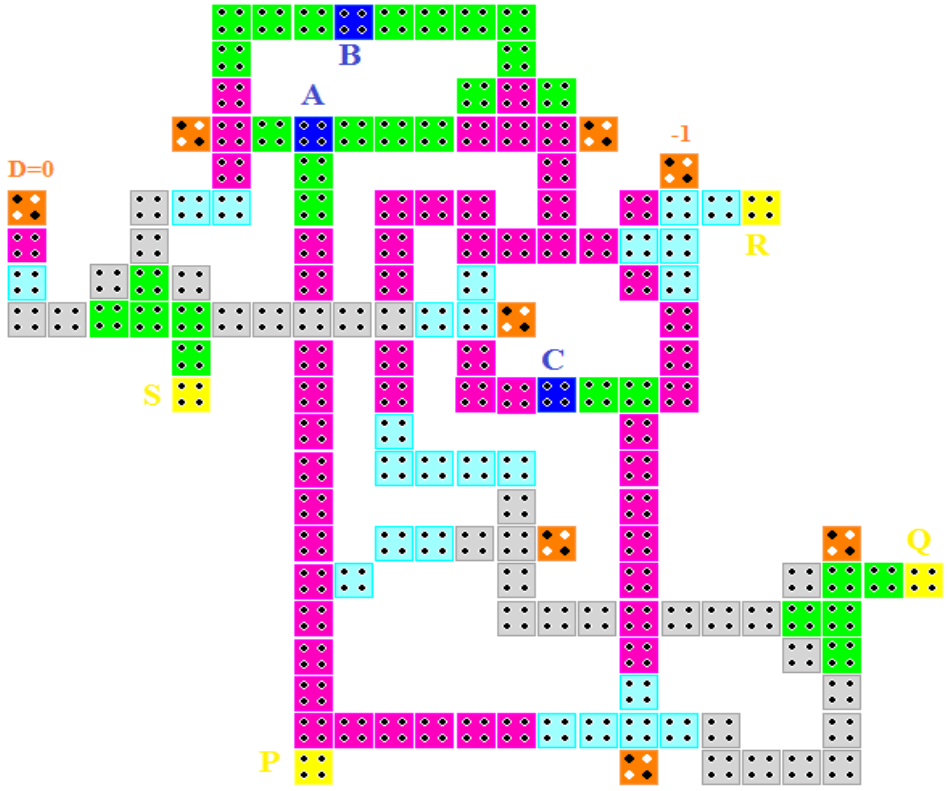
برای پیاده‌سازی ساختار پیشنهادشده در تکنولوژی QCA از نرم‌افزار QCADesigner version 2.0.3 استفاده‌شده است. این نرم‌افزار توسط گروهی از پژوهشگران دانشگاه بریتیش کلمبیا برای طراحی و شبیه‌سازی آتوماتای سلولی کوانتومی ارائه‌شده است. این نرم‌افزار با داشتن دو موتور شبیه‌ساز، امکان طراحی مدارهایی با دقت بالا را تسهیل می‌بخشد. در این مقاله، برای شبیه‌سازی ساختارهای پیشنهادی از موتور شبیه‌ساز Bistable استفاده‌شده است. ابعاد سلول‌های مورداستفاده ۱۸ nm×۱۸ nm می‌باشد، سایر پارامترهای قابل تنظیم جهت دستیابی به نتیجه مطلوب بر اساس جدول ۵ تنظیم‌شده است. در شکل ۸ طرح QCA گیت برگشت‌پذیر پیشنهادی نشان داده‌شده است. در پیاده‌سازی این گیت ۱۵۴ سلول و ۴ گیت اکثریت که به‌عنوان گیت AND عمل می‌کنند، استفاده‌شده است. همچنین برای پیاده‌سازی این گیت به ۴ گیت XOR نیاز است که ساختار QCA آن در [۲۱] ارائه‌شده است، پیچیدگی این گیت برگشت‌پذیر نیز به‌صورت رابطه‌ی $\alpha + 4\beta + 4\delta$ بیان می‌شود. نتیجه مقایسه دو ساختار پیشنهادی در جدول ۵ ارائه‌شده است، بر اساس این نتایج در ساختار دوم تعداد سلول‌ها، مساحت سطح و تأخیر انتشار کاهش داده‌شده است که بیانگر بهبود قابل‌ملاحظه‌ای در عملکرد تمام جمع کننده پیشنهادی می‌باشد.



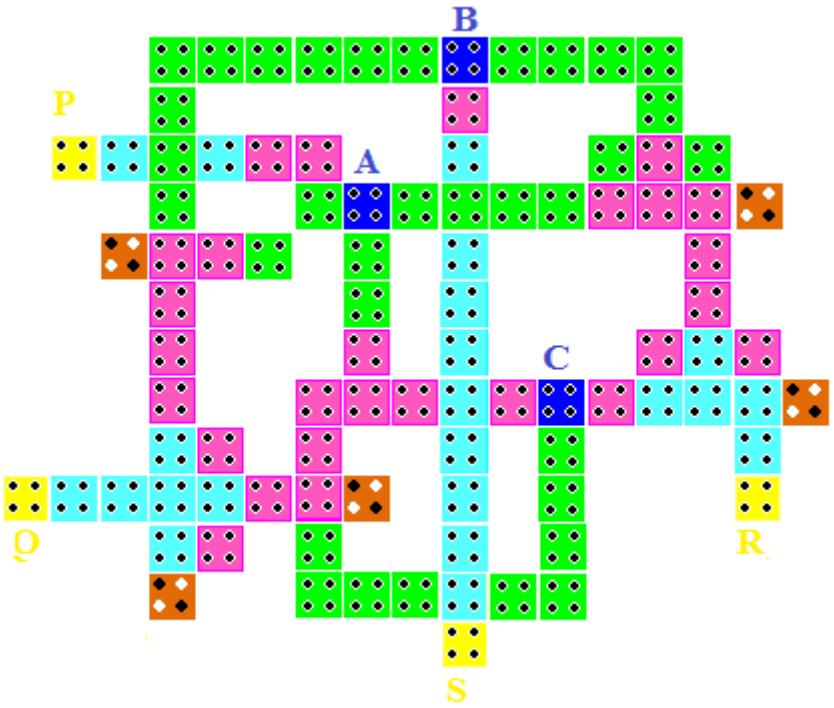
شکل ۸ - طرح گیت برگشت‌پذیر پیشنهادی در تکنولوژی QCA



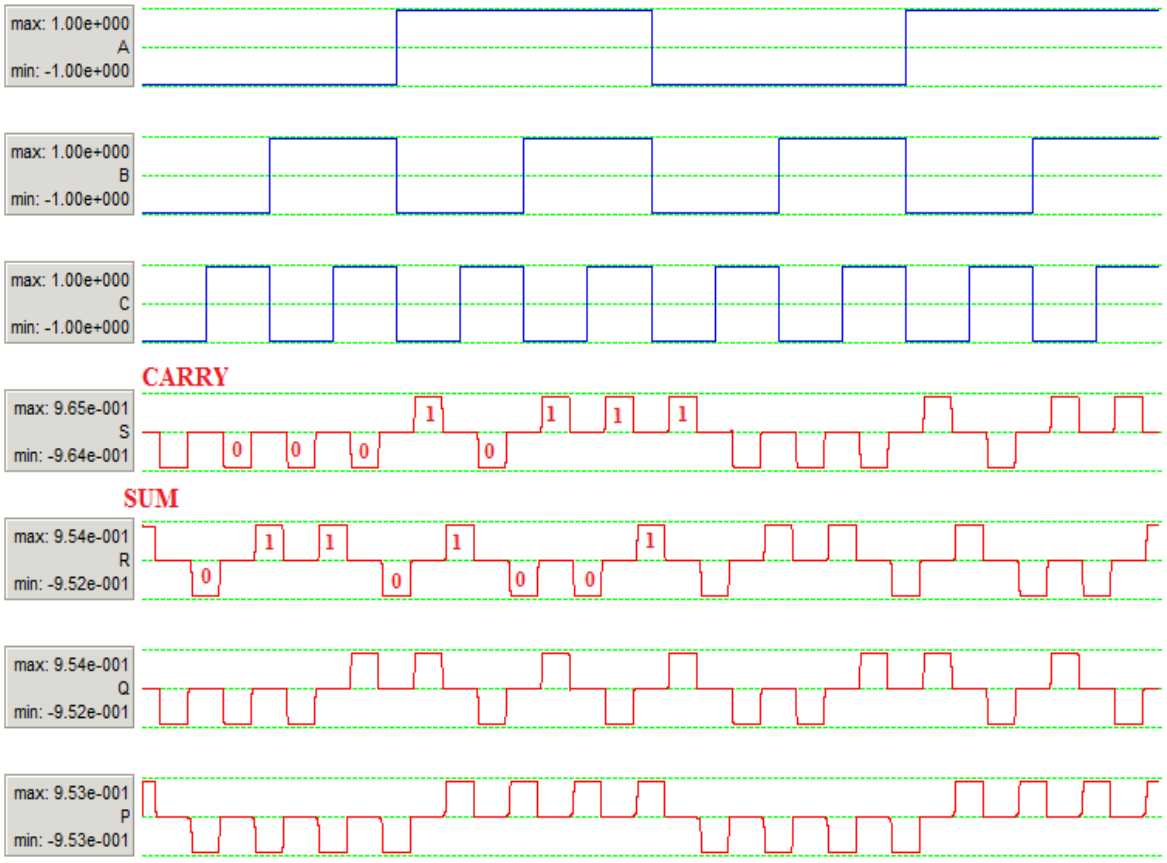
شکل ۹ - نتیجه شبیه‌سازی گیت برگشت‌پذیر پیشنهادی در تکنولوژی QCA



شکل ۱۰ - طرح تمام جمع کننده برگشت‌پذیر پیشنهادی در تکنولوژی QCA



شکل ۱۱ - طرح بهبودیافته تمام جمع کننده برگشت‌پذیر پیشنهادی در تکنولوژی QCA



شکل ۱۲ - نتیجه شبیه‌سازی تمام جمع کننده برگشت‌پذیر پیشنهادی بهبودیافته در تکنولوژی QCA

جدول ۴ - مقایسه ساختارهای مختلف تمام جمع کننده برگشت‌پذیر پیشنهادی

Design	QCA count	Area (μm^2)	Latency (Delay)	Constant input	Garbage output	Wire crossing
First design	154	0.21	1.25	1	2	Coplanar (clocking based)
Second design	94	0.1	0.75	1	2	Coplanar (clocking based)

جدول ۵ - پارامترهای شبیه‌سازی ساختارهای پیشنهادی در نرم‌افزار QCADesigner 2.0.3

Parameters	RG	RFA1	RFA2
Number of Samples	36000	64000	36000
Convergence Tolerance	0.001000	0.001000	0.001000
Radius of Effect (nm)	65.000000	65.000000	65.000000
Relative Permittivity	12.900000	12.900000	12.900000
Clock High	9.800000e-022	9.800000e-022	9.800000e-022
Clock Low	3.800000e-023	3.800000e-023	3.800000e-023
Clock Shift	0.000000e+000	0.000000e+000	0.000000e+000
Clock Amplitude Factor	2.000000	2.000000	2.000000
Layer Separation	11.500000	11.500000	11.500000
Maximum Iterations Per Sample	100	100	100

۶- نتیجه‌گیری

در این مقاله گیت برگشت‌پذیر MMG1 طراحی‌شده است که یک گیت برگشت‌پذیر ۴×۴ می‌باشد. این گیت دارای ۱۵۴ سلول و مساحت $۰/۲۱\mu m^2$ می‌باشد. اگر در گیت MMG1 ورودی چهارم صفر باشد، آنگاه تمام جمع کننده تک‌بیتی خواهد بود. گیت پیشنهادشده در تکنولوژی QCA پیاده‌سازی شده است. در طرح QCA این تمام جمع کننده سعی بر این بوده است، ساختاری ارائه گردد که ازلحاظ تعداد سلول، تأخیر و سطح اشغالی بهینه باشد. به همین دلیل در ساختار پیشنهادی دوم ٪ ۳۸/۹۶ تعداد سلول ، ٪۴۰ تأخیر و ٪۵۲/۳۸ مساحت سطح اشغالی کاهش داده‌شده است.

۷- مراجع

1. Landaurer, R., Irreversibility and heat generation in the computational process. IBM Journal of Research and Development, 1961. 5: p. 183-191.

2. Bennett, C.H., Logical reversibility of computation. IBM journal of Research and Development, 1973. 17(6): p. 525-532.

3. Tehrani, M.A., Y. Mahmoodi, and K. Navi, Coplanar architecture for quantum-dot cellular automata systolic array design. Quantum Matter, 2013. 2(6): p. 474-480.

4. Naresh Chandra Agrawal1, Anil Kumar2 , A. K. Jaiswal, Implementation of Reversible Control and Full Adder Unit Using HNG Reversible Logic Gate, International Journal for Research in Applied Science & Engineering Technology (IJRASET) ISSN: 2321-9653; Volume 5 Issue X, October 2017.

5 Sudhir Dakey, DESIGN AND ANALYSIS OF A FULL ADDER USING VARIOUS REVERSIBLE GATES, International Journal of Modern Trends in Engineering and Research (IJMTER) Volume 02, Issue 08, [August– 2015]; ISSN (Print):2393-8161.

6. Sharma, V.M. and S. Sankhla, Reversible Full Adder Gate using Nano-technology. International Journal of Modern Communication Technologies and Research. 1(2).

7. Navi, K., et al., A new quantum-dot cellular automata full-adder. Microelectronics Journal, 2010. 41(12): p. 820-826.

8. Mohammadi, Z. and M. Mohammadi, Implementing a one-bit reversible full adder using quantum-dot cellular automata. Quantum information processing, 2014. 13(9): p. 2127-2147.

9. Farazkish, R., Novel efficient fault-tolerant full-adder for quantum-dot cellular automata. International Journal of Nano Dimension, 2018. 9(1): p. 58-67.

10. Girraj Singh Tomar, Atul Kumar Pathak, Umesh Barahdia, AN EFFICENT DESIGN OF FULL ADDER IN QUANTUM DOT CELLAR AUTOMATA, Vol-06, Issue-01, Jan 2018. PP 2024-2032

11. Kamaraj, A., et al., Design and implementation of adders using novel reversible gates in quantum cellular automata. Indian Journal of Science and Technology, 2016. 9(8).

12. Frank, M.P. Introduction to reversible computing: motivation, progress, and challenges. in Proceedings of the 2nd Conference on Computing Frontiers. 2005. ACM.

13. Islam, M.S., et al. Synthesis of fault tolerant reversible logic circuits. in Testing and Diagnosis, 2009. ICTD 2009. IEEE Circuits and Systems International Conference on. 2009. IEEE.

14. R. Uma, P. Vigneshwarababu and P. Dhavachelvan 1, A Low-Power Reversible Full-Adder Using Novel 3X3 Reversible Gate, World Applied Sciences Journal 31 (6): 1138-1146, 2014.

۱۵. مریم شاویسی، عباس رضایی، طراحی و مدل سازی تمام جمع کننده مبتنی بر آتوماتای سلولی کوانتومی، کنفرانس بین‌المللی تحقیقات بنیادین درمهندسی برق، تیر ۱۳۹۶.

16. Taherkhani, E., M.H. Moaiyeri, and S. Angizi, Design of an ultra-efficient reversible full adder-subtractor in quantum-dot cellular automata. Optik-International Journal for Light and Electron Optics, 2017. 142: p. 557-563.

17. Sarvaghad-Moghaddam, M. and A.A. Orouji, New Symmetric and Planar Designs of Reversible Full-Adders/Subtractors in Quantum-Dot Cellular Automata. arXiv preprint arXiv:1803.11016, 2018.

18. Islam, M. and Z. Begum, Reversible logic synthesis of fault tolerant carry skip BCD adder. arXiv preprint arXiv:1008.3288, 2010.

19. Islam, S. and M.R. Islam, Minimization of reversible adder circuits. Asian Journal of Information Technology, 2005. 4(12): p. 1146-1151.

20. James, R.K., K.P. Jacob, and S. Sasi. Fault tolerant error coding and detection using reversible gates. in TENCON 2007-2007 IEEE Region 10 Conference. 2007. IEEE.

21. Ahmadpour, S.-S., M. Mosleh, and S.R. Heikalabad, A revolution in nanostructure designs by proposing a novel QCA full-adder based on optimized 3-input XOR. Physica B: Condensed Matter, 2018. 550: p. 383-392.